|  |  |
| --- | --- |
| TRƯỜNG ĐẠI HỌC VĂN HIẾN | **CỘNG HÒA XÃ HỘI CHỦ NGHĨA VIỆT NAM** |
| **KHOA KỸ THUẬT – CÔNG NGHỆ** | **Độc lập – Tự do – Hạnh phúc** |
|  |  |

**ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN**

1. **Thông tin về học phần**
* Tên học phần: **Thiết kế vi mạch tương tự**
* Mã học phần: **ELE416**
* Số tín chỉ: 3 tín chỉ (2/1/6)
* Bậc đào tạo: Đại học
* Loại học phần (bắt buộc/tự chọn): Tự chọn
* Học phần tiên quyết/ Học phần trước: Điện tử số (ELE329)
* Đơn vị phụ trách: Khoa Kỹ thuật – Công nghệ
* Số giờ tín chỉ: 60 tiết, trong đó:
* Lý thuyết: 30 tiết (1 tín chỉ LT = 15 tiết)
* Thực hành: 30 tiết (1 tín chỉ TH = 30 tiết)
1. **Thông tin về giảng viên**

Giảng viên 1:

* Họ và tên: Đàm Quốc Việt
* Chức danh, học vị: Thạc sĩ
* Thời gian làm việc: Giờ hành chính (8:00 -16:00)
* Địa điểm làm việc: Khoa Kỹ thuật – Công nghệ, Trường Đại học Văn Hiến
* Điện thoại: 0376722132
* Email: vietdq@vhu.edu.vn

Giảng viên 2:

* Họ và tên: Hồ Lê Anh Hoàng
* Chức danh, học vị: Thạc sĩ
* Thời gian làm việc: Giờ hành chính (8:00 -16:00)
* Địa điểm làm việc: Khoa Kỹ thuật – Công nghệ, Trường Đại học Văn Hiến
* Điện thoại: 0938117195
* Email: hoanghla@vhu.edu.vn
1. **Tóm tắt nội dung học phần**

Học phần này sẽ cung cấp cái nhìn tổng thể về thiết kế vi mạch tương tự và phân biệt được thiết kế vi mạch số. Học phần này đòi hỏi người học đã có kiến thức cơ bản về chất bán dẫn, linh kiện bán dẫn và các linh kiện cơ bản R, L, C. Các nội dung chính trong học phần này gồm:

* Cấu trúc vật lý và hoạt động của linh kiện MOSFET.
* Cấu trúc và hoạt động của các mạch đơn tầng, đa tầng, vi sai, mạch gương dòng sử dụng MOSFET.
* Phân tích đáp ứng tần số, độ ổn định và tạp âm của mạch khi sử dụng MOSFET.
* Thiết kế mạch so sánh sử dụng linh kiện MOSFET.
* Sử dụng phần mềm thiết kế để định lượng ảnh hưởng của các thông số của linh kiện lên hoạt động và hiệu năng của mạch.

Nắm vững quy trình thiết kế IC tương tự.

1. **Mục tiêu của học phần**

Học phần giúp sinh viên có khả năng xác định, xây dựng, và giải quyết các vấn đề kỹ thuật phức tạp bằng cách áp dụng các nguyên lý kỹ thuật, khoa học và toán học. Từ đó, có thể thiết kế các ứng dụng vi mạch tương tự cơ bản, đồng thời tuỳ chỉnh các thông số kỹ thuật theo yêu cầu.

1. **Chuẩn đầu ra của học phần:**

| **Mã CĐR** | **Nội dung chuẩn đầu ra** |
| --- | --- |
| **Kiến thức** |
| CLO1 | Hiểu được tổng quan, tầm quan trọng và các ứng dụng của thiết kế vi mạch tương tự |
| CLO2 | Nắm các kiến thức về linh kiện điện tử, mạch điện tử, điện tử nhằm có thể thiết kế ứng dụng vi mạch tương tự. Đồng thời giải thích được các kết quả mô phỏng và tìm ra giải pháp nâng cao chất lượng thiết kế dựa trên các tiêu chí đặt ra |
| **Kỹ năng** |
| CLO3 | Có khả năng phân tích mô hình tín hiệu nhỏ và ảnh hưởng của các hiệu ứng phụ cho các mạch tích hợp (IC) tương tự thông qua các mô hình toán học liên quan đến điện áp, dòng điện và các mô hình vật lý của linh kiện bán dẫn. |
| CLO4 | Có khả năng phân tích và so sánh sự khác nhau trong hoạt động, cấu trúc và các ứng dụng của các mạch khuếch đại đơn tầng, các mạch đa tầng, các mạch dòng gương, và các mạch vi sai sử dụng linh kiện bán dẫn MOSFET.  |
| CLO5 | Có khả năng phân tích, đánh giá hiệu năng của các mạch tích hợp cơ bản sử dụng MOSFET thông qua các thông số kỹ thuật như đáp ứng tần số, độ ổn định và tạp âm của mạch. |
| CLO6 | Có khả năng sử dụng các công cụ hiện đại để thu thập, phân tích dữ liệu và so sánh với phân tích lý thuyết (phần mềm LTSPICE) thông qua các bài thực hành tại lớp và bài tập nhóm. |
| CLO7 | Có khả năng ứng dụng quy trình thiết kế kỹ thuật để đạt được thông số kỹ thuật theo yêu cầu. |
| **Mức độ tự chủ và trách nhiệm** |
| CLO8 | Tổ chức làm việc nhóm, tổng hợp, đánh giá và đề xuất được công việc của các cá nhân trong nhóm thông qua bài tập. |
| CLO9 | Tích cực, chủ động tham gia các hoạt động trên lớp học, tham gia phản biện các nội dung của bài học. |

**Ma trận liên kết giữa Chuẩn đầu ra chương trình đào tạo và Chuẩn đầu ra học phần**

| **Chuẩn đầu ra** | **PLO1** | **PLO2** | **PLO3** | **PLO4** | **PLO5** | **PLO6** | **PLO7** | **PLO8** | **PLO9** | **PLO10** | **PLO11** | **PLO12** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| CLO1 |  | X |  |  |  |  |  |  |  |  |  |  |
| CLO2 |  | X |  |  |  |  |  |  |  |  |  |  |
| CLO3 |  |  |  | X | X |  | X | X |  |  |  |  |
| CLO4 |  |  |  | X | X |  | X | X |  |  |  |  |
| CLO5 |  |  |  | X | X |  | X | X |  |  |  |  |
| CLO6 |  |  |  | X | X |  | X | X |  |  |  |  |
| CLO7 |  |  |  | X | X |  | X | X |  |  |  |  |
| CLO8 |  |  |  |  |  |  |  |  |  | X | X |  |
| CLO9 |  |  |  |  |  |  |  |  |  | X | X |  |

***Ghi chú: PLOs*** *(ProgrammeLearningOutcomes): Chuẩn đầu ra cấp CTĐT*

 ***CLOs*** *(Course LearningOutcomes): Chuẩn đầu ra học phần*

1. **Nội dung chi tiết của học phần**

**6.1. Lý thuyết**

| **Chương** | **Nội dung** | **Đáp ứng CLOs** |
| --- | --- | --- |
| **Chương 1** | **Giới thiệu thiết kế vi mạch tương tự** | **CLO1, CLO2** |
| 1.1. | Phân biệt thiết kế vi mạch tương tự và vi mạch số |  |
| 1.2. | Công nghệ CMOS |  |
| **Chương 2** | **Đặc tính vật lý của thiết bị MOS cơ bản** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO8, CLO9** |
| 2.1. | Cấu trúc và nguyên lý vận hành của MOSFET |  |
| 2.2. | Đặc tính I/V của MOS |  |
| 2.3. | Ảnh hưởng bậc hai của MOS |  |
| 2.4. | Mô hình thiết kế MOS |  |
| **Chương 3** | **Bộ khuếch đại đơn và đa tầng** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 3.1. | Khái niệm căn bản |  |
| 3.2. | Trạng thái nguồn chung |  |
| 3.3. | Bộ theo cực dòng |  |
| 3.4. | Trạng thái cực gate chung |  |
| 3.5. | Trạng thái ghép liên tầng cascode |  |
| **Chương 4** | **Bộ khuếch đại vi sai** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 4.1. | Hoạt động vi sai và đơn cực |  |
| 4.2. | Cặp vi sai căn bản |  |
| 4.3. | Đáp ứng chế độ chung |  |
| 4.4. | Cặp vi sai với MOS |  |
| 4.5. | Gibert cell |  |
| **Chương 5** | **Mạch gương dòng điện tích cực và bị động** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 5.1. | Mạch gương dòng điện căn bản |  |
| 5.2. | Mạch gương dòng điện tích cực |  |
| 5.3. | Phân tích tín hiệu lớn |  |
| 5.4. | Phân tích tín hiệu nhỏ |  |
| 5.5. | Đặc tính chế độ chung (common mode) |  |
| **Chương 6** | **Đáp ứng tần số của bộ khuếch đại** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 6.1. | Giới thiệu về đáp ứng tần số |  |
| 6.2. | Hiệu ứng Miller |  |
| 6.3. | Cực và zero |  |
| 6.4. | Trạng thái cực nguồn chung |  |
| 6.5. | Bộ theo cực nguồn chung |  |
| 6.6. | Bộ theo cực cổng chung |  |
| 6.7. | Trạng thái ghép liên tầng |  |
| 6.8. | Cặp vi sai |  |

**6.2. Thực hành**

| **Bài** | **Nội dung** | **Đáp ứng CLOs** |
| --- | --- | --- |
| **Bài 1** | **Khảo sát đặc tính của NMOS** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 1.1. | Khảo sát đặc tuyến I/V |  |
| 1.2. | ﻿Đặc tuyến ID/VDS với sự thay đổi của VGS, chiều rộng và chiều dài của kênh dẫn |  |
| 1.3. | Khảo sát hiệu ứng bậc 2 |  |
| 1.4. | ﻿Khảo sát đặc tính của PMOS (tương tự NMOS) |  |
| **Bài 2** | **Khảo sát mạch Opamp Common Source** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 2.1. | ﻿Tải thuần trở |  |
| 2.2. | ﻿Tải diode connected |  |
| 2.3. | ﻿Tải current source |  |
| **Bài 3** | **Khảo sát inverter bằng LTSpice** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 3.1. | ﻿Khảo sát DC của inverter |  |
| 3.2. | ﻿Khảo sát DC ở nhiệt độ và điện áp nguồn khác nhau |  |
| 3.3. | ﻿Khảo sát transient với inverter |  |
| **Bài 4** | **﻿﻿Khảo sát mạch Current Mirror và ﻿Thiết kế mạch Differential Opamp** | **CLO1, CLO2, CLO3, CLO4, CLO5, CLO6, CLO7, CLO8, CLO9** |
| 4.1. | ﻿Khảo sát mạch Current mirror |  |
| 4.2. | ﻿Mạch Differential Opamp |  |

1. **Phân bổ thời gian theo tiết và điều kiện thực hiện**

**7.1. Lý thuyết**

| **Chương** | **Tên chương** | **Số tiết tín chỉ** | **Ghi chú** |
| --- | --- | --- | --- |
| **Lý thuyết** | **Bài tập** | **Thực hành** | **Tự học** | **Tổng** |
| 1 | Giới thiệu thiết kế vi mạch tương tự | 2 | 0 | 0 | 4 | 6 |  |
| 2 | Đặc tính vật lý của thiết bị MOS cơ bản | 5 | 0 | 0 | 10 | 15 |  |
| 3 | Bộ khuếch đại đơn và đa tầng | 5 | 0 | 0 | 12 | 17 |  |
| 4 | Bộ khuếch đại vi sai | 6 | 0 | 0 | 12 | 18 |  |
| 5 | Mạch gương dòng điện tích cực và bị động | 6 | 0 | 0 | 12 | 18 |  |
| 6 | Đáp ứng tần số của bộ khuếch đại | 6 | 0 | 0 | 10 | 16 |  |
| **Tổng** | **30** | **0** | **0** | **60** | **90** |  |

**7.2. Thực hành**

| **Bài** | **Tên bài** | **Số tiết tín chỉ** | **Ghi chú** |
| --- | --- | --- | --- |
| **Lý thuyết** | **Bài tập** | **Thực hành** | **Tự học** | **Tổng** |
| 1 | Khảo sát đặc tính của NMOS | 0 | 0 | 6 | 10 | 25 |  |
| 2 | Khảo sát mạch Opamp Common Source | 0 | 0 | 8 | 16 | 31 |  |
| 3 | Khảo sát inverter bằng LTSpice | 0 | 0 | 8 | 18 | 33 |  |
| 4 | Khảo sát mạch Current Mirror và ﻿Thiết kế mạch Differential Opamp | 0 | 0 | 8 | 16 | 31 |  |
| **Tổng** | **0** | **0** | **30** | **60** | **90** |  |

**CÁC CHỦ ĐỀ THẢO LUẬN VÀ TIỂU LUẬN**

1.

2.

3.

1. **Phương pháp giảng dạy**

Giảng viên giảng dạy với sự kết hợp của một số phương pháp sau:

* + Thuyết trình
	+ Đọc và tóm lược nội dung tài liệu
	+ Động não nhanh (bài tập tư duy cá nhân)
	+ Thực hành thí nghiệm
	+ Trình bày trực quan
	+ Giao bài đọc về nhà
	+ Hướng dẫn tự học
	+ Thảo luận nhóm

**Ma trận liên kết giữa Chuẩn đầu ra với phương pháp giảng dạy**

| **Phương pháp giảng dạy** | **CLO1** | **CLO2** | **CLO3** | **CLO4** | **CLO5** | **CLO6** | **CLO7** | **CLO8** | **CLO9** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Thuyết trình | X | X | X | X | X | X | X | X | X |
| Đọc và tóm lược nội dung tài liệu | X | X | X | X | X | X | X | X | X |
| Động não nhanh (bài tập tư duy cá nhân) | X | X | X | X | X | X | X | X | X |
| Thực hành thí nghiệm | X | X | X | X | X | X | X | X | X |
| Trình bày trực quan | X | X | X | X | X | X | X | X | X |
| Giao bài đọc về nhà | X | X | X | X | X | X | X | X | X |
| Hướng dẫn tự học | X | X | X | X | X | X | X | X | X |
| Thảo luận nhóm | X | X | X | X | X | X | X | X | X |

1. **Phương pháp học tập**

Sinh viên học tập với sự kết hợp của một số phương pháp sau:

* + Thuyết trình
	+ Làm việc nhóm
	+ Tự học, tự nghiên cứu
	+ Làm thí nghiệm theo nhóm
	+ Tìm kiếm thông tin/tài liệu

**Ma trận liên kết giữa Chuẩn đầu ra với phương pháp học tập**

| **Phương pháp học tập** | **CLO1** | **CLO2** | **CLO3** | **CLO4** | **CLO5** | **CLO6** | **CLO7** | **CLO8** | **CLO9** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Thuyết trình | X | X | X | X | X | X | X | X | X |
| Làm việc nhóm | X | X | X | X | X | X | X | X | X |
| Tự học, tự nghiên cứu | X | X | X | X | X | X | X | X | X |
| Làm thí nghiệm theo nhóm | X | X | X | X | X | X | X | X | X |
| Tìm kiếm thông tin/tài liệu | X | X | X | X | X | X | X | X | X |

1. **Nhiệm vụ của sinh viên**
	1. - Chủ động tổ chức thực hiện giờ tự học.
	2. - Tham gia đầy đủ các giờ lên lớp và giờ thuyết trình (sinh viên chỉ được vắng mặt tối đa 20% thời gian lên lớp của học phần).
	3. - Đọc tài liệu tham khảo bắt buộc và bổ trợ do giảng viên giới thiệu.
	4. - Hoàn thành đầy đủ các bài tập cá nhân, bài tập nhóm.
	5. - Tham gia kỳ thi kết thúc học phần.
2. **Thang điểm đánh giá:** Điểm đánh giá quá trình và điểm thi kết thúc học phần được chấm theo thang điểm 10 (từ 0 đến 10), làm tròn đến 1 chữ số thập phân.
3. **Phương pháp kiểm tra, đánh giá kết quả học tập**

Sinh viên được đánh giá kết quả học tập trên cơ sở hai điểm thành phần như sau:

1. *Điểm đánh giá quá trình: trọng số 40% bao gồm:*
	1. Điểm chuyên cần: trọng số 10%
	2. Điểm kiểm tra giữa kỳ: trọng số 30%
2. *Điểm thi kết thúc học phần: trọng số 60%*

Hình thức thi: Tự luận viết/Báo cáo thực hành

**Ma trận quan hệ giữa Chuẩn đầu ra và phương pháp kiểm tra, đánh giá**

| **Hình thức đánh giá** | **CLO1** | **CLO2** | **CLO3** | **CLO4** | **CLO5** | **CLO6** | **CLO7** | **CLO8** | **CLO9** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Báo cáo thực hành | X | X | X | X | X | X | X | X | X |
| Tự luận viết | X | X | X | X | X | X | X | X | X |
| Thuyết trình | X | X | X | X | X | X | X | X | X |
| Dự lớp |  |  |  |  |  |  |  | X | X |

1. **Tài liệu phục vụ cho học phần**

**13.1. Tài liệu chính**

- Kenneth R. Laker, Willy M. Sansen, (2019), Design of Analog Integrated Circuits and Systems, McGraw-Hill Education.

**13.2. Tài liệu tham khảo**

- Phillip E. Allen và Douglas R. Holberg, (2011), CMOS Analog Circuit Design, xford University Press.

*TP.Hồ Chí Minh, ngày 15 tháng 04 năm 2025*

|  |  |  |
| --- | --- | --- |
| **HIỆU TRƯỞNG****PGS.TS. Nguyễn Minh Đức** | **Trưởng khoa/Bộ môn****TS. Đinh Thị Thủy** | **Giảng viên biên soạn****ThS. Đàm Quốc Việt** |